

パケットスイッチとパススイッチを組み合わせた低消費電力なネットワークオンチップ構成の提案と評価

池田崇栄[†] 大下裕一[†] 村田正幸[†]

[†] 大阪大学大学院情報科学研究科, 吹田市山田丘 1-5
E-mail: †{t-ikeda,y-ohsita,murata}@ist.osaka-u.ac.jp

あらまし 回路集積技術の進展により、多くのコアを収容した、メニーコアチップの検討も進められている。従来、チップ内のコア間は、バスで接続されていたが、チップ内のコア数が増えると、バスがボトルネックとなり、コア間の通信を収容しきれない。そこで、パケットスイッチを用いたネットワークをチップ内に配置したネットワークはネットワークオンチップの検討が進められている。しかし、ネットワークオンチップでは、各パケットスイッチが中継するトラフィックが多くなると、多くの電力を消費するため、パケットスイッチのみではなく、有線パススイッチや無線アンテナを配置し、遠く離れたパケットスイッチ同士を直接結ぶパスを構築することが可能なネットワークオンチップの検討が進められている。しかしながら、従来はパスの設定はアプリケーション開始時に行うことが想定されており、アプリケーション開始時に想定できない通信の収容には対応していなかった。そこで本稿では、ネットワークオンチップ内の各地点で観測された通信状況に応じて、適切なパスを設定可能なアーキテクチャを提案する。提案するアーキテクチャでは、パスネットワークの利用資源を管理する資源管理コントローラと、各パケットスイッチにおいて経由するトラフィックを観測し、資源管理コントローラに当該パケットスイッチが出発点となるパスの構築要求を出す分散コントローラを配置する。そして、分散コントローラと資源管理コントローラの連携により、各時刻のトラフィック状況に合わせたパスの構築を行う。本稿では、提案したアーキテクチャを用い、無線アンテナを用いてパスの構築を可能とするネットワークオンチップと、有線パススイッチを用いたネットワークオンチップの比較を行い、それぞれが有効な領域を明らかにする。

キーワード ネットワークオンチップ、消費電力、3次元オンチップ型ネットワーク、ワイヤレスパス、ワイヤードパス

Proposal and evaluation of energy-efficient Network-on-Chip architecture with integrated packet and path switches

Takahide IKEDA[†], Yuichi OHSITA[†], and Masayuki MURATA[†]

[†] Graduate School of Information Science and Technology, Osaka University, Osaka, Japan
E-mail: †{t-ikeda,y-ohsita,murata}@ist.osaka-u.ac.jp

Abstract In a many-core chip, the bus cannot provide sufficient capacity for the communication between cores. Thus, the *network-on chip*, where a network constructed of packet switches are deployed on the chip, has been discussed. However, a large energy is consumed if each packet switch relays a large number of packets. To reduce the energy consumption, the network-on-chip with path switches has been proposed. In these architectures, paths are constructed by setting wired path switches or setting wireless communication channels. These architecture assumes that the paths are established before starting an application. However, the traffic between cores is difficult to predict before starting an application. In this paper, we propose an architecture that enables the dynamic control of paths based on the monitored traffic. In this architecture, we deploy a resource manager, which manages the resources of path network, and distributed controllers, which monitor the rate of passing the corresponding packet switches and request the establishment of paths from the packet switches. In this paper, we compare the network-on-chip with wireless communication and the network-on-chip with wired path switches by using our architecture.

Key words NoC, energy consumption, 3D on-chip network, wireless, routing

1. はじめに

回路集積技術の進展により、複数のコアを一つのチップに集約した、マルチコアチップが構築されるようになってきている [1]。さらに、多くのコアを収容した、メニーコアチップの検討も進められている。従来、チップ内のコア間は、バスで接続されていた。しかしながら、チップ内のコア数が増えると、バスがボトルネックとなり、コア間の通信を収容しきれない。そこで、パケットスイッチを用いたネットワークをチップ内に構成し、そのネットワークを用いてコア間の通信を収容することが検討されている [2]。このチップ内に構成されたネットワークはネットワークオンチップと呼ばれる。ネットワークオンチップでは、各パケットスイッチが中継するトラフィックが多くなると、多くの電力を消費する。そのため、コア間の通信を低消費電力で収容することは、ネットワークオンチップの構成において、重要な課題である。

コア間の通信を低消費電力で収容する手法に関する検討が進められている。それらの検討では、パケットスイッチの間にバススイッチを配置することにより、パケットスイッチ間の接続を任意に変更できるようにした構成や [3]、パケットスイッチに無線アンテナを接続し、無線通信を利用してパケットスイッチ間にバスを構築することができるようにした構成 [4] が提案されている。これらの手法では、アプリケーション実行時に、当該アプリケーションに合わせて、パケットスイッチの設定やワイヤレスバスで通信を行うパケットスイッチを設定する。しかしながら、どのコア間にトラフィックが流れるかは、処理をするデータにも依存するため、事前に決定することは難しい。そのため、トラフィックの状況に合わせて、適切にバススイッチを設定する動的な制御が必要となる。

そこで、本稿では、トラフィック状況に応じて、適切なバススイッチの設定を行うことが可能なネットワークアーキテクチャを提案する。本提案では、バススイッチ層の利用資源を管理する資源管理コントローラと、各パケットスイッチにおいて経由するトラフィックを観測し、資源管理コントローラに当該パケットスイッチが出発点となるバスの構築要求を出す分散コントローラを配置する。そして、分散コントローラと資源管理コントローラの連携により、各時刻のトラフィック状況に合わせたバスの構築を行う。

本稿では、提案したアーキテクチャを用い、有線バスを用いたネットワークオンチップと、無線バスを用いたネットワークオンチップを比較し、それぞれが有効な領域を明らかにする。

2. パス・パケット統合型ネットワークオンチップアーキテクチャ

2.1 アーキテクチャ

本稿で提案するアーキテクチャを図1に示す。提案するアーキテクチャでは、バスネットワークの資源の管理する資源管理コントローラを配置する。全のパケットスイッチは資源管理コントローラと接続されているものとする。パケットスイッチには分散コントローラが配置され、分散コントローラは当該パ

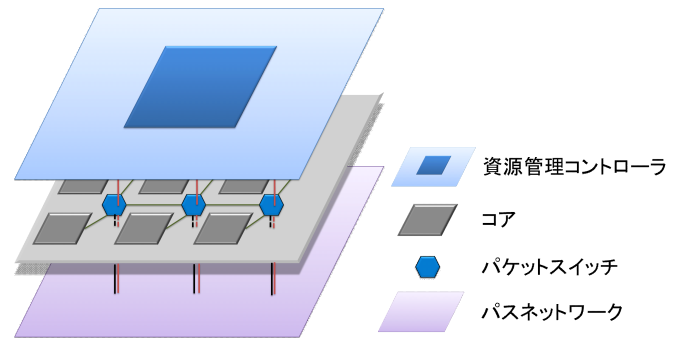


図1 パスネットワークを用いた手法

ケットスイッチの流れるトラフィック量を観測する。そして、当該パケットスイッチを起点とし、消費電力を削減可能なバスの構築の要求を資源管理コントローラに行う。資源管理コントローラは、分散コントローラから送られた要求をもとにもっとも電力を削減できるバスから順にバスの構築に用いた資源を予約する。そして、当該時刻に構築するバスの計算が終わった後に、設定を投入する。

本稿では、バスの構築が可能なネットワークとして有線バススイッチを配置したネットワークと、無線通信を用いたネットワークを用いる。

2.1.1 有線バススイッチネットワーク

本稿では、有線バススイッチのみからなるバススイッチネットワーク層を構成し、パケットスイッチの下に積層する。有線バススイッチは、設定に合わせて、入口ポートと出口ポートを直結するのみであり、複雑な処理をしないため、パケットスイッチと比べて低消費電力で通信を中継できる。

2.1.2 無線バスネットワーク

無線通信アンテナを用いたネットワークオンチップ [5] が提案されている。無線バスネットワークでは、パケットスイッチに無線通信アンテナを搭載する。そして、パケットスイッチ間で無線通信を行うことにより、チップ内の離れた位置のパケットスイッチ間で直接通信を行うことができる。そのため、直接通信を行うパケットスイッチ間を設定することにより、バスを構成することが可能となる。アンテナは無線通信を行う場合以外はスリープしており、スリープ中に消費電力は生じない。文献 [5] では、このようなチップ内通信向けの無線アンテナが提案されており、通信範囲を 0.1mm^2 と小さく抑えることにより、送受信にかかる電力を 0.19pW と低く抑えることができています。

無線バスネットワークを用いたネットワークオンチップ [4] では、周波数多重を用い、複数のバスを同時に収容可能である。しかしながら、周波数の多重数を越えたショートカットバスを構築することはできず、文献 [4] では、チップ内に構築可能なショートカットバスの上限は 24 本であった。

2.2 パス・経路制御

2.2.1 パスの構築

a) 候補パスの計算

各パケットスイッチに配置された分散コントローラでは、一定期間内に当該パケットスイッチを通過したパケットを宛先コアごとにカウントする。そして、そのカウントされた値をもとに、ネットワーク内の各パケットスイッチにパスを構築した際に削減できる消費電力を計算する。そして、そのうち、削減できる消費電力の上位 N 個を候補とし、削減できる消費電力と当該パスの宛先パケットスイッチの座標を資源管理コントローラに通知する。

上記手順において、 (X,Y) に位置するスイッチから (X',Y') に位置するスイッチにショートカットパス構築した場合に削減できる消費電力 (E_{cut}) は以下のように計算できる。ただし、 F は (X,Y) に位置するパケットスイッチを経由するフローの集合であり、 X_f, Y_f はフロー f の宛先となるパケットスイッチの座標を示し、フロー f のトラフィック量を B_f とする。また $[x]^+$ は x が 0 以上であれば x 、それ以外の場合は 0 とする。また、 (X,Y) から (X',Y') までのショートカットパスの消費電力を E_{short} 、パケットスイッチ 1 ホップあたりの消費電力を E_p とする。

$$E_{cut} = \sum_{f \in F} B_f (E_{without} - E_{with})^+$$

ただし、 $E_{without} = E_p (|X - X_f| + |Y - Y_f|)$ 、 $E_{with} = E_p (|X' - X_f| + |Y' - Y_f|)$ である。

b) パスの構築

資源管理コントローラは各パケットスイッチから届いた要求をもとに、削減できる電力がもっとも多いパスから順に、資源の予約を行う。

2.2.2 パスを用いた経路計算

本研究では、ネットワークオンチップで一般的に用いられている XY ルーティングにもとづく経路制御を用いる。XY ルーティングでは、宛先となるパケットスイッチと X 座標が一致するまで、X 座標が近づく方向にパケットを転送し、X 座標が一致したのちに、Y 座標方向にパケットを転送する。しかしながら、本研究では、ショートカットパスが構築され、論理的に接続されたパケットスイッチ間が生じる。その結果、従来のネットワークオンチップで考えられた格子状のネットワークとは異なるネットワーク構造となる。そこで、本研究では、各パケットスイッチは、XY ルーティングにショートカットパスの利用も含めた以下の優先順位で経路を決めるものとする。

(1) 宛先スイッチまで、いずれの隣接ノードよりも近いスイッチと接続するショートカットパスが貼られている場合は、当該ショートカットパスを用いる

(2) 宛先スイッチと当該スイッチの X 座標が異なる場合、

X 座標が近づくスイッチにパケットを転送する

(3) Y 座標が近づくスイッチにパケットを転送する

3. 評価

3.1 比較対象

本稿では、ネットワークオンチップ上でパスの構築を可能とする、有線パススイッチネットワークを用いた構成と、無線アンテナを用いた構成の比較を行う。有線パススイッチネットワークでは、パケットスイッチと同数のパススイッチが格子状に配置されたパススイッチ層が 1 層構築されるものとし、無線アンテナは全パケットスイッチに用いられるものとする。

3.2 モデル

3.2.1 消費電力

a) 無線通信

文献 [6] で提案されているネットワークオンチップ用の無線アンテナは、通信範囲 20mm のアンテナであり、1bit のパケットの送信に 2.3pJ がかかる。そこで、本研究では、このアンテナの消費電力にもとづいて、ネットワークオンチップ内の無線通信の消費電力を議論する。

b) 有線リンク

パケットスイッチとパススイッチは、共に物理ケーブルを用いて次のスイッチへとパケットを送信する。物理ケーブルの消費電力は物理ケーブルに用いられている金属の種類とケーブル長により定められるため、ケーブル長の関数で表す事ができる。文献 [7] では、ネットワークオンチップに用いられる配線の消費電力をモデル化しており、そのモデルによると、スイッチ間の物理ケーブルで消費される電力量 (P_L (J/bit)) は以下の式であらわされる。

$$P_L = 0.12L_{link} \times 10^{-12} \quad (1)$$

ただし、 L_{link} はケーブルの長さ (mm) とする。

c) スイッチ

文献 [7] では、パケットスイッチとパススイッチの消費電力のモデル化を行っている。それによるとパケットスイッチとパススイッチの消費電力量 P_P と P_C は以下の式であらわされる。

$$P_P = 0.98 \times 10^{-12} \quad (2)$$

$$P_C = 0.37 \times 10^{-12} \quad (3)$$

3.2.2 トラフィックモデル

本稿では、各コアが連携して動作するアプリケーションを想定する。連携して動作するアプリケーションでは、当該アプリケーションを処理する上で必要なコア間に通信が発生する。本稿では、以下の 3 種類のトラフィックを生成した。

- 近隣のコア間だけにトラヒックが発生
- 遠隔のコア間だけにトラヒックが発生
- ランダムなコア間にトラヒックが発生

本稿では、通信を行うコアが選択されたのち、均一な一定量のトラヒックを発生させた。消費電力は各スイッチを経由するトラヒック量に比例するため、コア間のトラヒック量がより大きなものとなった場合であっても、本稿の結果と同じ結果が得られるものと考えられる。

3.2.3 評価指標

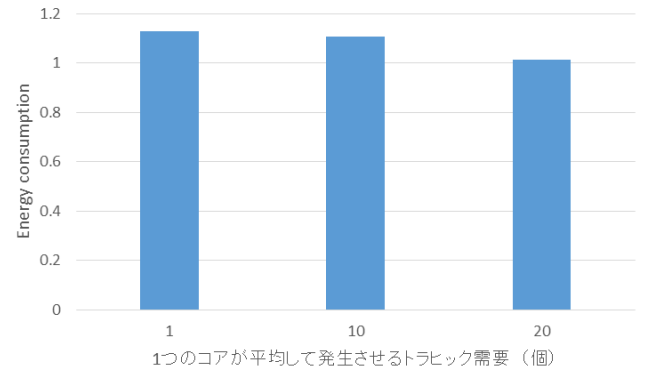
評価指標として、全てのトラヒック需要を処理し終わるまでにチップ全体で消費される総電力量を計算し、無線アンテナを用いたネットワークオンチップで必要とした電力で、有線バススイッチを用いたネットワークオンチップが必要とした電力を割った値を用いる。この値が、1 よりも少なければ、有線バススイッチネットワークがより消費電力を削減できることを示す。

3.3 結果

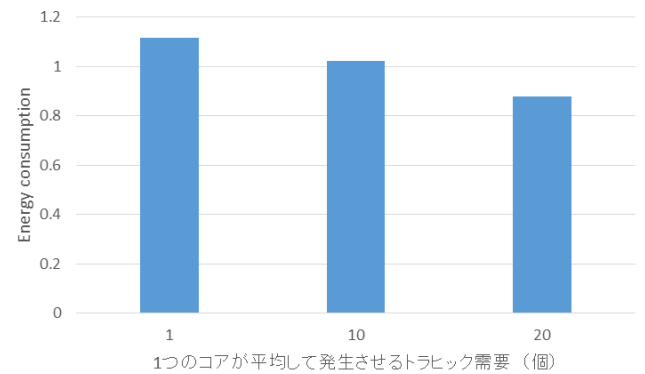
3.3.1 トラヒックパターンの影響

結果を図2に示す。図より、コア間の距離が離れている場合は有線バススイッチを用いたネットワークオンチップの方が消費電力を抑えることができているが、コア間の距離が短い場合は、無線アンテナを用いたネットワークオンチップの方が消費電力を抑えることができることが分かる。これは、近距離通信に対しては、有線バススイッチネットワークを有効に利用することができないためである。有線バススイッチネットワークでは、バススイッチはパケットスイッチと別階層に配置されている。そのため、有線バススイッチを利用するためには、パケットスイッチネットワークのみを利用した場合と比べ、2ホップ以上のホップ数の増加が必要となる。バススイッチも電力を消費するため、このホップ数の増加により、近距離通信に有線バススイッチネットワークを用いても、消費電力を削減することができない。そのため、通信を行うコア同士が近い位置に存在する場合は有線バススイッチネットワークの利用率が低くなり、ショートカットパスを構築することによる効果が低く抑えられている。それに対して、無線通信を用いた場合は、ホップ数の増大はなく、近距離通信においても低消費電力の通信が可能となる。それに対して、コア間の距離が遠くなると、有線バススイッチネットワークを用いる際に必要となるホップ数の増加による消費電力は、パケットネットワークのみを用いて通信する際にかかる消費電力と比べて小さいため、有線バススイッチネットワークが積極的に利用されるようになる。その結果、多数のパスが構築され、消費電力を削減することが可能となる。

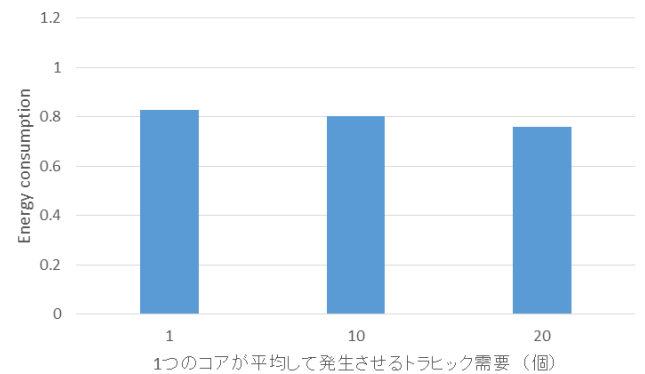
図より、また、通信を行うコア数が増えれば、有線バスネットワークを用いたネットワークオンチップの消費電力が無線アンテナを用いたネットワークオンチップよりも小さくなることが分かる。これは、無線アンテナを用いたネットワークオンチップでは、24本しかショートカットパスを設定する事ができないためである。その結果、通信を行うコア数が少ない場合は、十分なパスを構築できるものの、通信を行うコア数が増えれば、トラヒックをバスに収容しきれなくなり、パケットスイッチネットワークを用いた通信数が増加してしまう。そのため、



(a) 通信を行うコア同士が常に近接している



(b) 通信を行うコア同士の位置はランダムに決定される



(c) 通信を行うコア同士が常に離れている

図2 1つのコアが平均して発生させるトラヒック需要が変化した場合の、ワイヤードバスネットワークの消費電力量（ワイヤレスバスネットワークの消費電力量を1として正規化）

トラヒック需要が増加すると、削減できる消費電力量が低い値となる。

以上より、トラヒック需要が少なく、通信を行うコアが近接している場合は無線アンテナを用いたネットワークオンチップの方が消費電力を低く抑える事ができるが、それ以外の場合では有線バススイッチを用いたネットワークの方が消費電力を低く抑える事ができる。

3.3.2 集積度の影響

チップ内に集積するコア数やスイッチ数の影響を調べる。チッ

プ内に集積するコアの数を増やす事で、より多くの処理を並列に実行することができるようになる。しかしながら、コア間の連携が必要な場合、コア数の増加はネットワークオンチップに収容されるトラフィック量の増加をまねく。また、コア数が増えると、ネットワークオンチップの規模も大きくなり、チップ上のホップ数が増加し、ネットワークオンチップの消費電力も増大する。そのため、チップの集積度が高まるにつれ、パスの重要度が増すと考えられる。そこで本評価では、コア数が増加した際に適したネットワーク構成を明らかにする。

本評価ではチップに集約するコアの数を 25、100、225、400 に変化させた。本評価では、コアの集積度によらず、チップの一辺の長さを 20mm とし、チップの面積は一定とした。また、パケットスイッチはコアと同数、格子状に配置し、有線パススイッチを用いたネットワークではパケットスイッチと同数のパススイッチを格子状に配置した有線パススイッチ層を 1 層積層するものとし、無線アンテナを用いたネットワークオンチップでは、全パケットスイッチに無線アンテナを搭載したものとした。

結果を図 3 に示す。図より、チップ内のコア数が少ない場合は、無線アンテナを用いたネットワークオンチップの方が消費電力を抑えることができることが分かる。これは、コア数が少ない場合は、パスの構築に必要な箇所数も少なく、無線アンテナを用いたネットワークオンチップで構築可能な 24 本のパスで十分であるためである。それに対して、有線パススイッチを用いたネットワークでは、前節の近距離通信が多数発生した環境と同様、有線パススイッチを有効に活用されていない。コア数が少なく、ホップ数の大きな通信が発生しない場合は、別階層に配置されている有線パスネットワークを利用するのにかかるホップ数の増加が、有線パススイッチネットワークを用いることによる消費電力の削減よりも大きいためである。その結果、チップ内のコア数が少ない場合では有線パススイッチネットワークが利用されにくく、パスを構築する効果が低く抑えられている。

それに対して、コア数が増えると、有線パススイッチを用いたネットワークの方が消費電力を小さく抑えることができる。これは、コア数が増えホップ数が増えると、パケットスイッチのみを用いた通信を行った場合の消費電力が大きくなり、有線パススイッチネットワークを用いたパスが多数構築されるようになるためである。また、コア数が増えると、パススイッチもコア数同数配置されているため、パスネットワークの資源も増え、設定できるパス数も増える。その結果、コア数が増えると、1 つのコアが平均して発生させるトラフィック需要が増加した場合であっても、十分な数のパスを構築できる。

それに対して、無線アンテナを用いたネットワークオンチップでは、コア数が増えても、構築可能なパスの本数は 24 と固定である。そのため、チップ内のコア数が増える場合や、1 つのコアが平均して発生させるトラフィック需要が増加した場合、十分な数のパスを構築することができず、パスには全体の通信量に比べてごく一部の通信しか収容する事ができない。そのため、チップに集約するコア数が増加した場合や 1 つのコアが平

均して発生させるトラフィック需要が増加した場合、無線アンテナを用いたネットワークオンチップでは消費電力を抑えることはできない。

以上より、チップ内のコア数が 25 個と非常に少ない場合であれば、無線アンテナを用いたネットワークオンチップであっても、十分なパスを構築することができ、有線パススイッチを用いたネットワークオンチップよりも消費電力を抑えることができる。しかし、チップ上のコア数が 225 個以上の大規模な環境になると、1 つのコアが平均して発生させるトラフィック需要によらず、無線アンテナを用いたネットワークオンチップでは、十分な数のパスを構築することができず、消費電力を抑えるには、有線パススイッチを用いたネットワークオンチップが必要となる。

4. ま と め

本稿では、ネットワークオンチップ内の各地点で観測された通信状況に応じて、適切なパスを設定可能なアーキテクチャを提案した。提案するアーキテクチャでは、バスネットワークの利用資源を管理する資源管理コントローラと、各パケットスイッチにおいて経由するトラフィックを観測し、資源管理コントローラに当該パケットスイッチが出発点となるパスの構築要求を出す分散コントローラを配置する。そして、分散コントローラと資源管理コントローラの連携により、各時刻のトラフィック状況に合わせたパスの構築を行う。

本稿では、提案したアーキテクチャを用い、無線アンテナを用いてパスの構築を可能とするネットワークオンチップと、有線パススイッチを用いたネットワークオンチップの比較を行った。評価の結果、チップ内のコア数が少ない、あるいは、同時に通信を行うコア数が少ない場合や、無線アンテナを用いたネットワークオンチップが消費電力を抑えることができるが、コア数が増える、あるいは、同時に通信を行うコア数が増加すると、有線パススイッチを用いたネットワークオンチップが消費電力を抑えることができることが明らかになった。

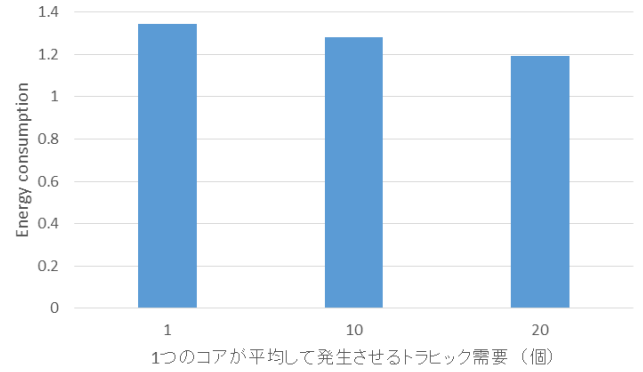
今後は、パスが構築可能なネットワークを考慮した上で、コアにタスクを割り当てる方法や、消費電力のみならず、遅延や輻輳を考慮して動的にパスの設定箇所を変更する手法について検討を行う予定である。

文 献

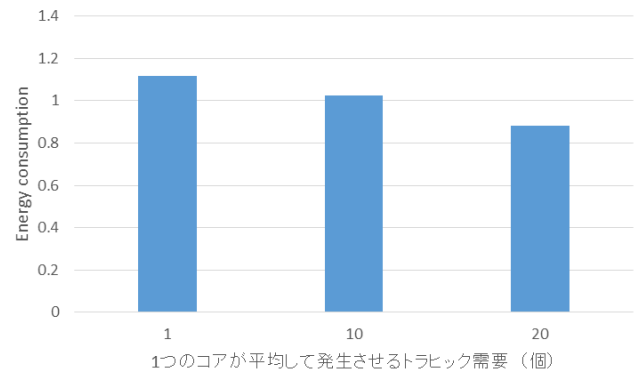
- [1] S. Borkar, "Thousand core chips : a technology perspective," in *Proceedings of DAC*, pp. 746–749, June 2007.
- [2] T. Bjerregaard and S. Mahadevan, "A survey of research and practice of network-on-chip," vol. 1-51, Mar. 2006.
- [3] T. Ikeda, Y. Ohsita and M. Murata, "3D network structures using circuit switches and packet switches for on-chip data centers," in *Proceedings of International Journal On Advances in Networks and Services*, pp. 73–84, June 2014.
- [4] J. Murray, P. Pande, and B. Shirazi, "Sustainable multi-core architecture with on-chip wireless links," in *Proceedings of the great lakes symposium on VLSI*, pp. 263–266, 2012.
- [5] D. Zhao and Y. Wang, "SD-MAC: Design and synthesis of a Hardware-Efficient Collision-Free QoS-Aware MAC protocol for wireless Network-on-Chip," in *Computers, IEEE Transactions*, pp. 1230–1245, May 2008.
- [6] S. Deb, A. Ganguly, P. P. Pande, B. Belzer, and D. Heo,

“Wireless NoC as interconnection backbone for multicore chips: promises and challenges,” in *Proceedings of Emerging and Selected Topics in Circuits and Systems*, pp. 228–239, June 2012.

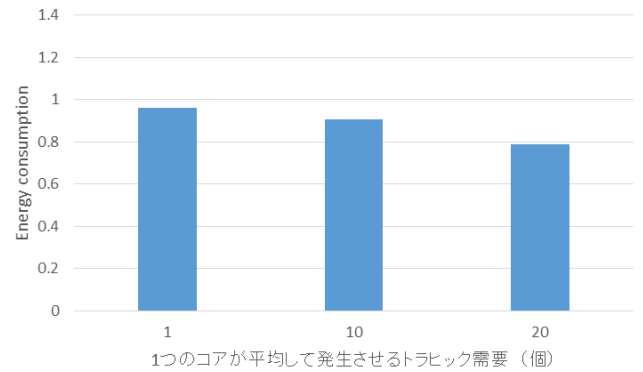
- [7] P. T. Wolkotte, G. J. M. Smit, N. Kavaldjiev, J. E. Becker, and J. Becker, “Energy model of networks-on-chip and a bus,” in *Proceedings of IEEE International Symposium on System-on-Chip*, pp. 82–85, Nov. 2005.



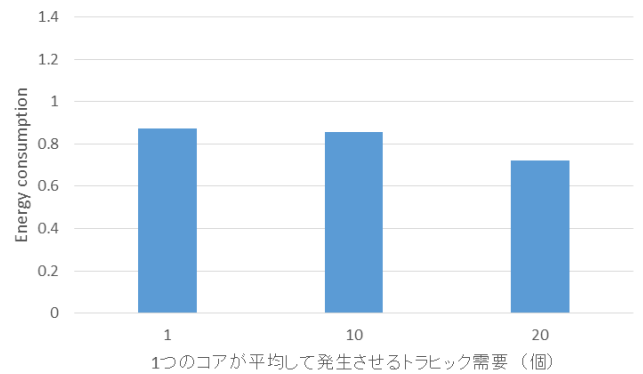
(a) チップ上のコア数が 25 個



(b) チップ上のコア数が 100 個



(c) チップ上のコア数が 225 個



(d) チップ上のコア数が 400 個

図 3 1つのコアが平均して発生させるトラフィック需要が変化した場合の、ワイヤードパスネットワークの消費電力量（ワイヤレスパスネットワークの消費電力量を1として正規化）